

Схема питания STM32F103

- Voltage regulator - регулятор напряжения 1,8 В для ядра, памяти и периферии, 3 режима работы:
 - Run mode: полный ток по линии 1,8 В.
 - Stop mode: ограниченный ток по линии 1,8 В, сохраняется состояние регистров и оперативной памяти.
 - Standby mode: регулятор выключен, за исключением системы Standby и домена восстановления.

Режимы низкого энергопотребления

Mode name	Entry	wakeup	Effect on 1.8V domain clocks	Effect on V _{DD} domain clocks	Voltage regulator
Sleep (Sleep now or Sleep-on - exit)	WFI	Any interrupt	CPU clock OFF no effect on other clocks or analog clock sources	None	ON
	WFE	Wakeup event			
Stop	PDDS and LPDS bits + SLEEPDEEP bit + WFI or WFE	Any EXTI line (configured in the EXTI registers)	All 1.8V domain clocks OFF	HSI and HSE oscillators OFF	ON or in low-power mode (depends on Power control register (PWR_CR))
Standby	PDDS bit + SLEEPDEEP bit + WFI or WFE	WKUP pin rising edge, RTC alarm, external reset in NRST pin, IWDG reset			OFF

Режимы низкого энергопотребления

- Режимы пониженного энергопотребления введены для экономии энергии и ядром, и периферией, что актуально для мобильных приборов. Отличия:
 - Вход (entry);
 - Пробуждение (wakeup);
 - Отключение частоты ядра;
 - Отключение тактирования цифровой части;
 - Режим работы регулятора напряжения ядра.

Режимы низкого энергопотребления

- Режим спячки SLEEP.
 - Вход по прерыванию WaitForInt или по событию WaitForEvent;
 - Пробуждение: любое прерывание или Wakeup Event;
 - Частота ядра выключена, частоты тактирования периферии без изменений;
 - Основное тактирования – включено;
 - регулятора напряжения ядра – включён.

Режимы низкого энергопотребления

- Режим останова STOP.
 - Вход: WFI, WFE или установка спец. разрядов;
 - Пробуждение: любое внешнее прерывание EXTInt;
 - Частота ядра выключена;
 - Основное тактирование – выключено;
 - регулятора напряжения ядра – включён или в режиме пониженного энергопотребления.

Режимы низкого энергопотребления

- Режим ожидания Standby.
 - Вход: WFI, WFE или установка спец. разрядов;
 - Пробуждение: фронт на ножке WKUP, тревога по системе часов реального времени, внешний сброс, сброс от сторожевого таймера;
 - Частота ядра выключена;
 - Основное тактирование – выключено;
 - регулятора напряжения ядра – выключён.

STM32F103, порты ввода-вывода

- GPIO – general purpose Input-Output, порты ввода-вывода общего назначения.
- Могут работать в следующих режимах:
 - Цифровой вход;
 - Цифровой выход (незанятый периферией);
 - Альтернативный выход (используется периферией);
 - Аналоговый вход (АЦП) или выход (ЦАП).

STM32F103, порты ввода-вывода

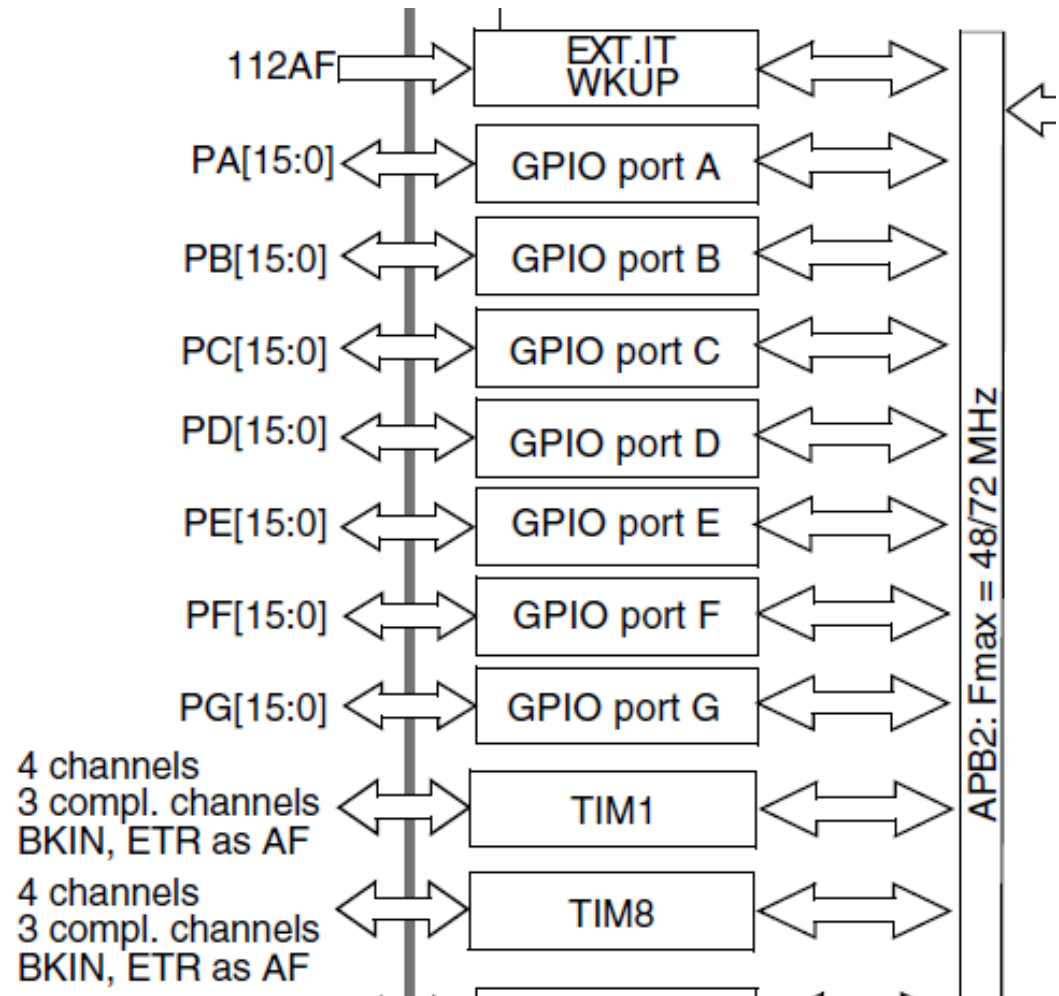
- Распределение выводов указано в таблице

Pins						Pin name	Type ⁽¹⁾	I / O Level ⁽²⁾	Main function ⁽³⁾ (after reset)	Alternate functions ⁽⁴⁾	
LFBGA144	LFBGA100	WLCSP64	LQFP64	LQFP100	LQFP144					Default	Remap
A12	A10	D4	46	72	105	PA13	I/O	FT	JTMS-SWDIO		PA13
C11	F8	-	-	73	106	Not connected					
G9	E6	B1	47	74	107	V _{SS_2}	S		V _{SS_2}		
F9	F6	A1	48	75	108	V _{DD_2}	S		V _{DD_2}		
A11	A9	B2	49	76	109	PA14	I/O	FT	JTCK-SWCLK		PA14
A10	A8	C3	50	77	110	PA15	I/O	FT	JTDI	SPI3_NSS/ I2S3_WS	TIM2_CH1_ETR PA15 / SPI1_NSS

FT – часть входов толерантны к напряжению 5 В.

STM32F103, порты ввода-вывода

Тактирование портов
осуществляется по шине APB2.
Для программирования порта
надо включить тактирование
для данного порта, через
программирование
соответствующего регистра:
`RCC->APB2ENR |= 1 << shift`



STM32F103, порты ввода-вывода

- Регистры GPIO:
 - GPIOx_CRL, GPIOx_CRH – два регистра конфигурации;
 - GPIOx_IDR – регистр входных данных порта;
 - GPIOx_ODR – регистр выходных данных порта;
 - GPIOx_BSRR – регистр сброса-установки битов;
 - GPIOx_BRR – регистр сброса битов;
 - GPIOx_LCKR – регистр блокировки конфигурации порта.
- Alternative function IO регистры

STM32F103, порты ввода-вывода

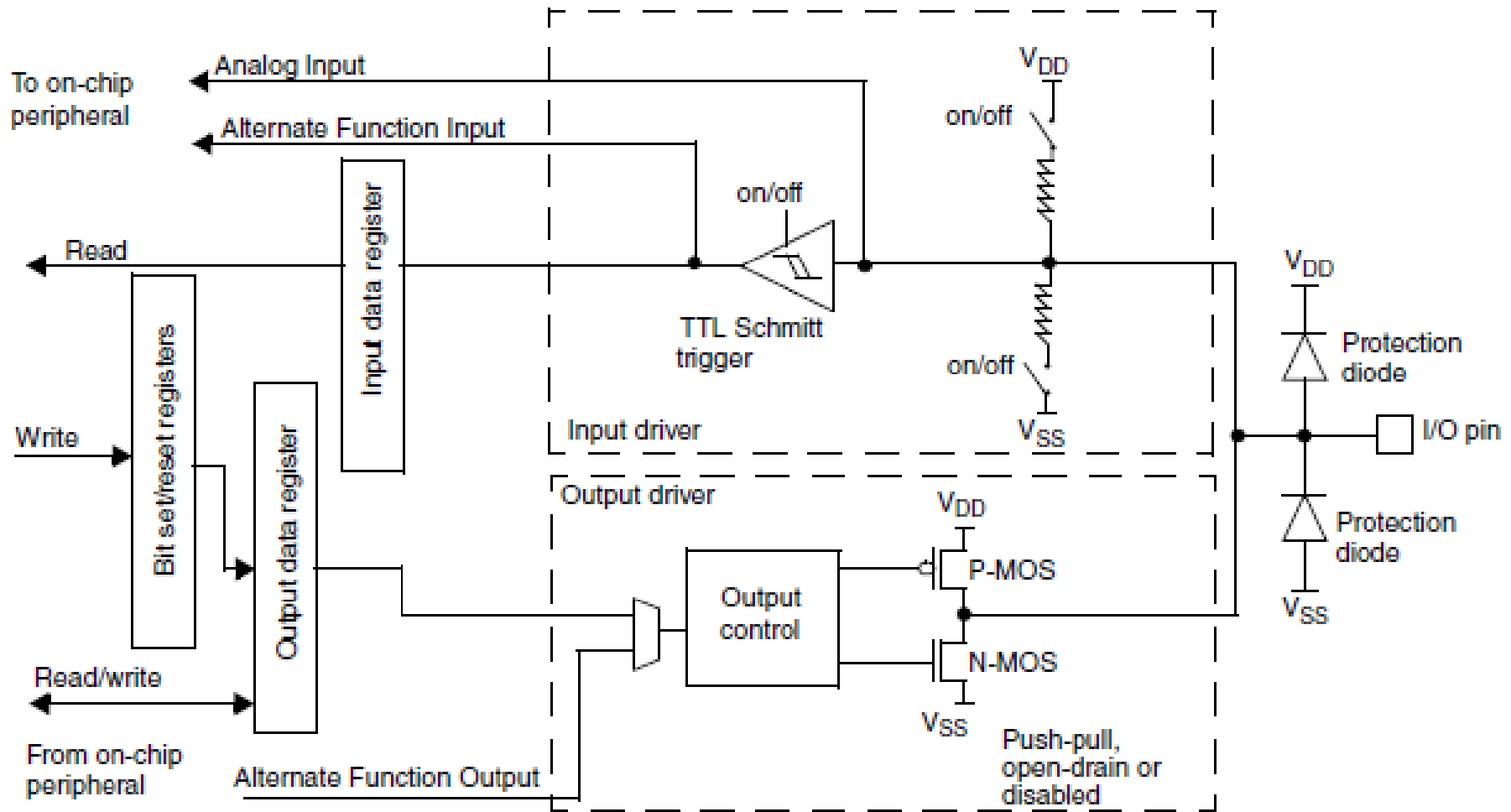
- **конфигурационный регистр GPIOx_CRL.** Настраивает первые 8 ножек порта с номерами 0..7. У каждой ножки четыре параметра: MODE0, MODE1, CNF0 и CNF1.
- **Старший конфигурационный регистр GPIOx_CRH.** Настраивает вторые 8 ножек порта с номерами 8..15. У каждой ножки четыре параметра : MODE0, MODE1, CNF0 и CNF1.

STM32F103, порты ввода-вывода

Configuration mode		CNF1	CNF0	MODE1	MODE0	PxODR register
General purpose output	Push-pull	0	0	01 10 11 see Table 19		0 or 1
	Open-drain		1			0 or 1
Alternate Function output	Push-pull	1	0			don't care
	Open-drain		1			don't care
Input	Analog	0	0	00		don't care
	Input floating		1			don't care
	Input pull-down	1	0			0
	Input pull-up					1

MODE[1:0]	Meaning
00	Reserved
01	Max. output speed 10 MHz
10	Max. output speed 2 MHz
11	Max. output speed 50 MHz

STM32F103, порты ввода-вывода



STM32F103, порты ввода-вывода

Двухтактная схема Push-pull.

0 – открыт нижний транзистор;

1 – открыт верхний транзистор.

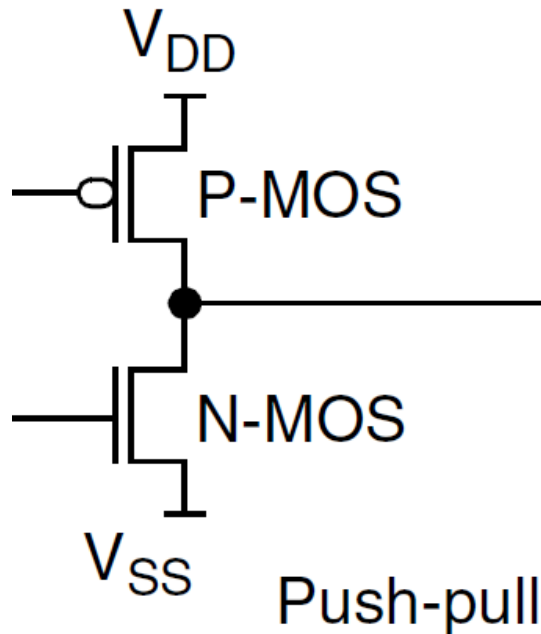
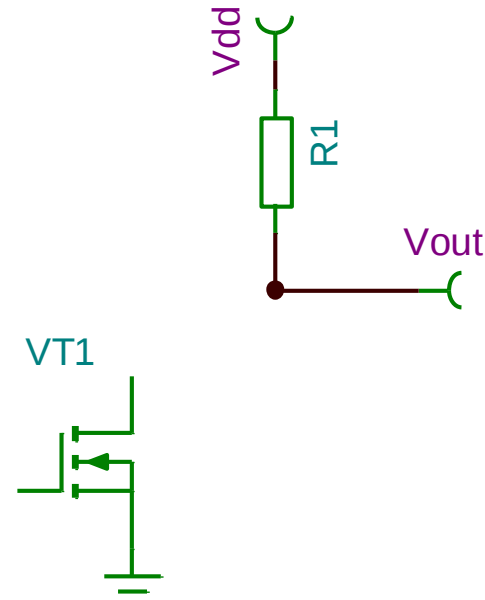


Схема с открытым стоком Open drain.

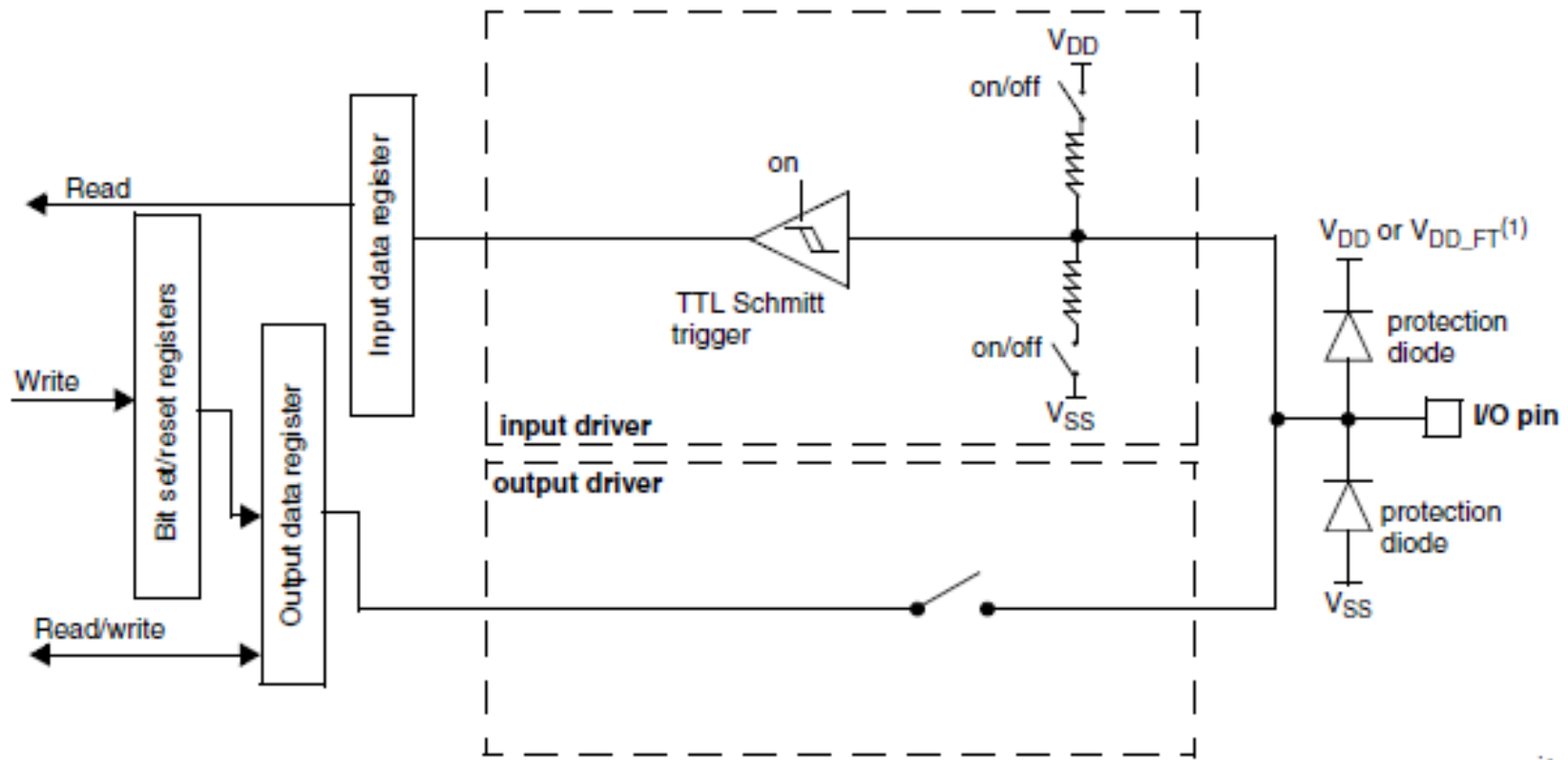
0 – транзистор открыт, на выходе - низкий уровень;

1 – транзистор закрыт, на выходе напряжение определяется внешним резистором подтяжки



STM32F103, порты ввода-вывода

Режим цифрового входа



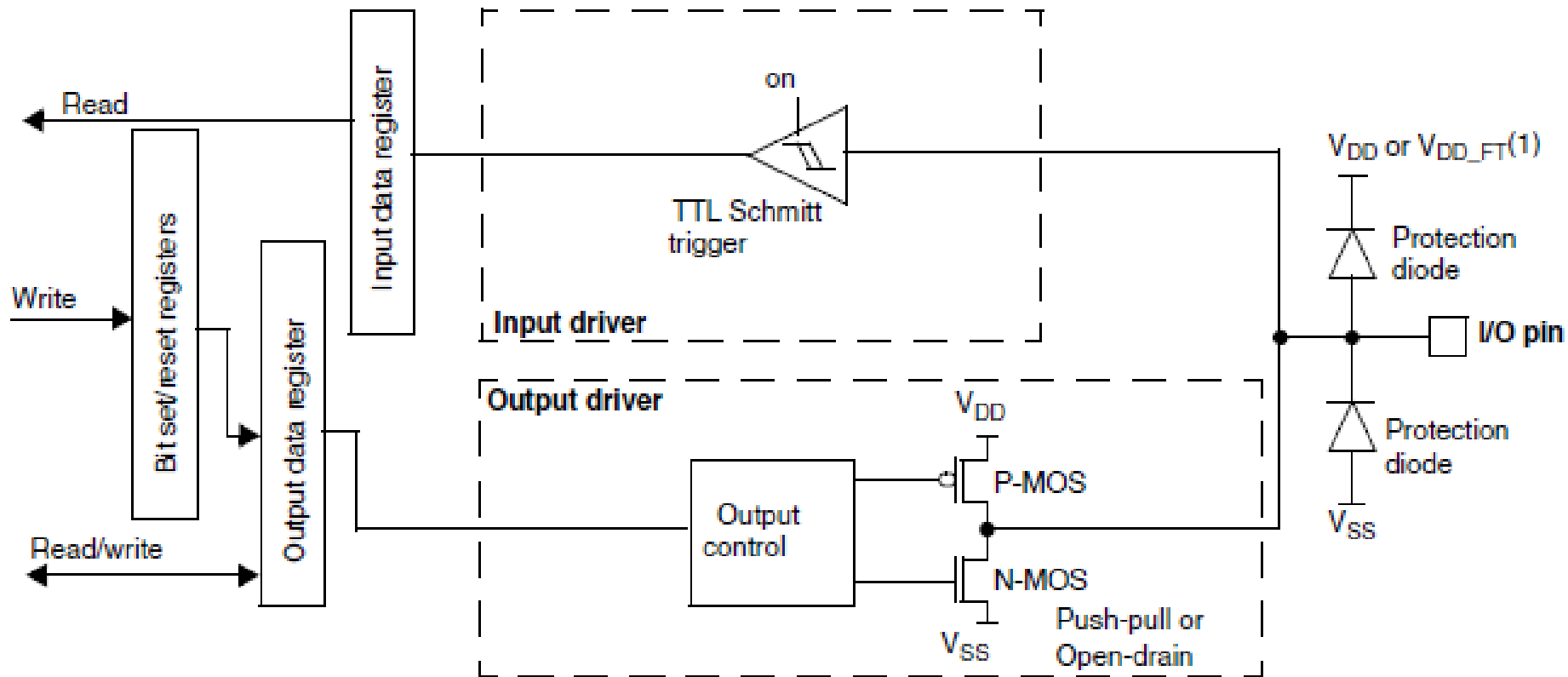
STM32F103, порты ввода-вывода

Режим цифрового входа

- Отключается драйвер выхода;
- Входной триггер Шмитта включен;
- Резисторы подтяжек включаются по вашим настройкам, одно из трёх состояний — «вход, подтянутый к земле», «вход, подтянутый к питанию», или «плавающий вход» (регистр ODR);
- Входной сигнал семплируется каждый такт шины APB2 и записывается в регистр IDR, и чтение этого регистра сообщает состояние ножки.

STM32F103, порты ввода-вывода

Режим цифрового выхода



STM32F103, порты ввода-вывода

Режим цифрового выхода

- Драйвер выхода включен (Push-Pull или Open drain);
- Входной триггер Шмитта включен;
- Отключаются резисторы подтяжек;
- Выходной сигнал семплируется каждый такт шины APB2 и записывается в регистр IDR, и чтение этого регистра сообщает состояние ножки в режиме Open drain;
- Чтение регистра ODR сообщает последнее записанное состояние в режиме Push-Pull.

STM32F103, порты ввода-вывода

Режим альтернативной функции (не GPIO-периферия)

- Выходной драйвер — в режиме Push-Pull или Open drain, в зависимости от требований контроллера;
- Выходной драйвер управляется сигналами периферии, а не регистром ODR
- Входной триггер Шмитта включен;
- Отключаются резисторы подтяжек;
- Выходной сигнал семплируется каждый такт шины APB2 и записывается в регистр IDR, и чтение этого регистра сообщает состояние ножки в режиме Open drain;
- Чтение регистра ODR сообщает последнее записанное состояние в режиме Push-Pull.

STM32F103, порты ввода-вывода

Аналоговый режим

- Выходной драйвер выключен;
- Триггер Шмитта полностью отключается, чтобы не влиять на напряжение на входе;
- Отключаются резисторы подтяжек;
- В регистре IDR — постоянно 0.

STM32F103, порты ввода-вывода

- **GPIOx_ODR** – регистр выходных данных порта
 - При изменении этого регистра меняются данные на соответствующих выводах, но при изменении данных через этот регистр надо выполнить три операции: считать данные, изменить и записать.
 - Для изменения состояния регистра GPIOx_ODR есть два регистра
 - GPIOx_BSRR - регистр сброса-установки битов;
 - GPIOx_BRR - регистр сброса битов.

Задание: Светодиод с токоограничивающим резистором подключен к DGND и выводу A0, кнопка с токоограничивающим резистором подключена к Vdd и выводу A1. Запрограммировать GPIO.