



МОСКОВСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
имени Н.Э. БАУМАНА

Учебное пособие

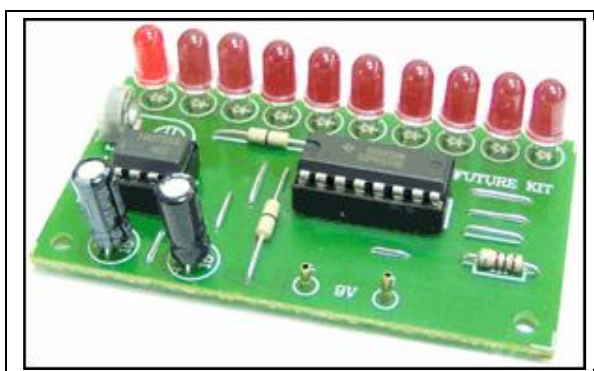
Методическое пособие

«ЭЛЕКТРОННЫЕ КЛЮЧИ»

МГТУ имени Н.Э. Баумана

Методическое пособие

«ЭЛЕКТРОННЫЕ КЛЮЧИ»



УДК 681.3.06(075.8)
ББК 32.973-018
И201

Курс лекций «Электроника и микроэлектроника» / Коллектив авторов – К. Т. Гевондян
С . Р . Иванов В. В. Радюкевич.
М.: МГТУ им. Н.Э. Баумана, 2012. – 91 с.: ил.

В курсе лекций рассмотрены основные этапы курса «Электроника и микроэлектроника».

Ил. 39. Табл. 5. Библиогр. 7 назв.

УДК 681.3.06(075.8)

© МГТУ им. Н.Э. Баумана, 2012

ВВЕДЕНИЕ

При построении современных систем логических элементов видное место занимают ТТЛ (транзисторно-транзисторная логика) и ЭСЛ (эмиттерно-связанная логика) ключи. Для правильного применения ключей и изучения их свойств необходимо познакомиться с совокупностью их электрических параметров и характеристик. Обычно ключи типа ТТЛ и ЭСЛ имеют несколько входов, что позволяет реализовать за счет этого различные логические функции. В частности, для **положительной логики** (когда логической единице соответствует высокий уровень напряжения, а логическому нулю - низкий), которую будем рассматривать в дальнейшем, на ТТЛ-ключях можно реализовать логическую функцию ***m* И-НЕ**, а на ЭСЛ-ключях с парафазным выходом – логические функции ***m* ИЛИ-НЕ / *m* ИЛИ**, где *m* – количество входов ключа.

К числу основных характеристик ключей относятся: **передаточная – зависимость** напряжения на выходе схемы от напряжения на входе $U_{\text{вых}}=f_1(U_{\text{вх}})$;

входная – зависимость входного тока ключа от входного напряжения $I_{\text{вх}}=f_2(U_{\text{вх}})$;

выходная – зависимость выходного напряжения от нагрузочного тока $U_{\text{вых}}=f_3(I_{\text{вых}})$ (обычно снимают две выходные характеристики, соответствующие единичному и нулевому состояниям ключа);

переходная (амплитудно-временная) – зависимость выходного напряжения ключа от времени при подаче на вход(ы) заданных сигналов $U_{\text{вых}}=f_4(t)$.

Определенная обработка перечисленных характеристик позволяет найти ряд основных параметров ключей.

Ниже рассматриваются методики получения основных характеристик ключей и их последующая обработка для отыскания основных параметров исследуемых ключей.

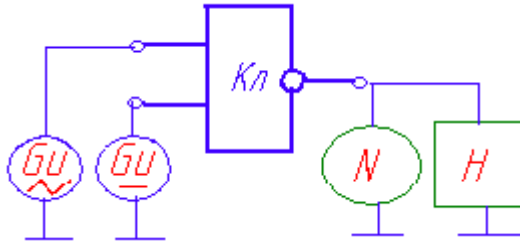


Рис.1 Схема снятия передаточной характеристики ключа динамическим способом

На рис. 1 показано получение передаточной характеристики динамическим способом. Для этого на один из входов исследуемого ключа подается пилообразное напряжение, а все остальные входы объединяются и присоединяются к источнику питания напряжения с уровнем, соответствующим логической единице (логическому нулю). Выход ключа нагружается на один или несколько входов аналогичных ключей. Далее на экране осциллографа (при внешней синхронизации) наблюдаются входное пилообразное напряжение и изменение выходного напряжения (рис. 2).

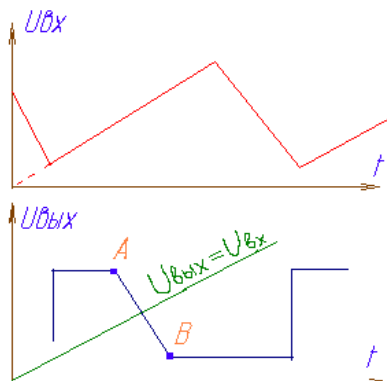


Рис.2 Осциллограммы сигналов на входе и выходе ключа при снятии передаточной характеристики динамическим способом

Поскольку $U_{\text{вх}}$ линейно зависит от времени t , а $U_{\text{вых}}$ также является функцией времени, то легко установить связь между выходным и входным напряжением, т.е. получить передаточную характеристику ключа. Для этого по наклону пологого участка “пилы”

прогнозируется точка пересечения этой ветви с осью времени, и в эту точку переносится начало координат графиков: $U_{ex} = \varphi_1(t)$
 $U_{вых} = \varphi_2(t)$. Так как $U_{ex}=kt$, то на второй осциллограмме $U_{вых} = \varphi_2(t)$ переменная t однозначно отображает переменную U_{ex} , что и требуется.

В зависимости от типа ключа его передаточная характеристика может иметь вид,

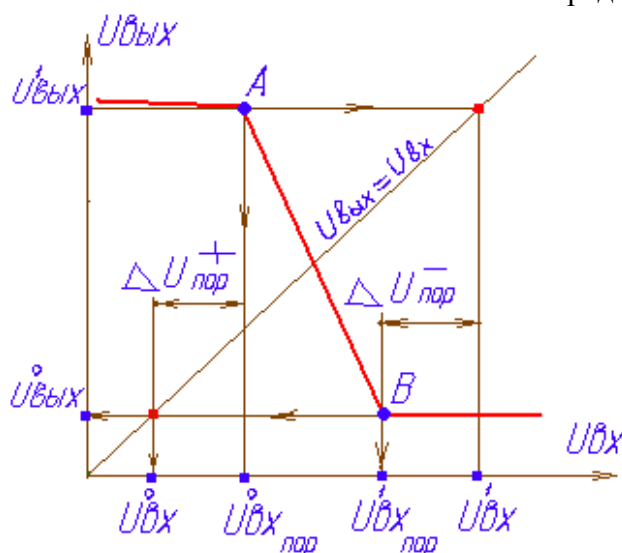


Рис.3 Передаточная характеристика ключа инвертирующего типа

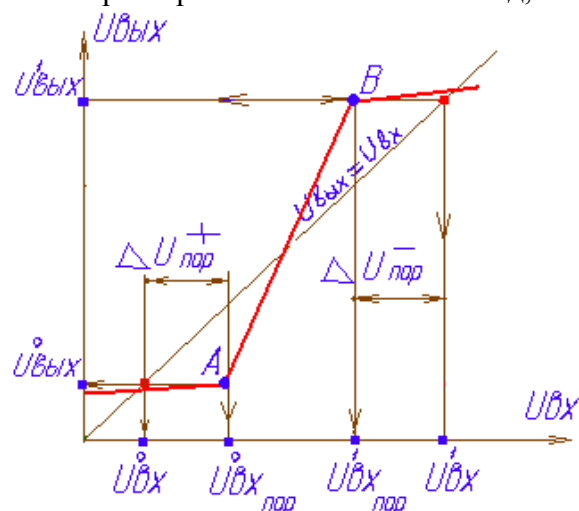


Рис.3 Передаточная характеристика ключа неинвертирующего типа

изображенный на рис. 3 (инвертирующий ключ) и на рис. 4 (не инвертирующий ключ). Последовательность обработки передаточных характеристик обоих типов одинакова и сводится к следующим действиям.

На передаточной характеристике намечаются точки A и B , в которых касательные к графику идут под углом $\pm 45^\circ$, т.е. где $dU_{вых}/dU_{вх} = \pm 1$ и эти точки проектируются с использованием нанесенной на график линии равного усиления $U_{вых}=U_{вх}$ на оси абсцисс и ординат (рис.3 и 4).

В результате выполнения операции будут определены:

U^1 и U^0 - соответственно напряжения логической единицы и логического нуля, т. е. значения высокого и низкого уровней напряжения. Эти напряжения могут быть отнесены ко входной или выходной цепям ключа и поэтому получают соответствующие дополнительные индексы в обозначении ($U^1_{вх}$, $U^0_{вх}$, $U^1_{вых}$, $U^0_{вых}$);

$U^1_{пор}$ и $U^0_{пор}$ – пороговые напряжения логической единицы и логического нуля, т.е. наименьшее (наибольшее) значение высокого (низкого) напряжения на входе ключа, при котором он начинает изменять свое состояние. На рис. 3 и 4 смена состояния ключа происходит на участке между точками A и B .

Найденные уровни напряжения позволяют оценить логический перепад

$\Delta U_{вых} = U^1_{вых} - U^0_{вых}$, положительную $\Delta U^+_n = U^0_{вх.por} - U^0_{вх}$ и отрицательную $\Delta U^-_n = U^1_{вх} - U^1_{вх.por}$ статические помехи, а также статическую помехоустойчивость ключа $U_{n.ct}$ как меньшую из двух получаемых величин ΔU^+_n и ΔU^-_n . Здесь $U_{n.ct}$ определяется на входе схемы как максимально допустимое отклонение напряжения, при котором ещё не происходит изменения уровней выходного напряжения ключа.

Легко показать, что ключи, у которых нет петли гистерезиса на передаточной характеристике, могут иметь статическую помехоустойчивость не более половины логического перепада. Поэтому по степени отклонения от единицы отношения статической помехоустойчивости к половине логического перепада можно судить о качестве спроектированной схемы.

При снятии входной характеристики на один из входов подают изменяющееся напряжение в пределах $0 \dots E_n$ и наблюдают в его цепи ток. При этом все остальные входы объединяют и присоединяют к источнику с уровнем напряжения, соответствующим логической единице (нулю). Выходная цепь исследуемого элемента при этом остается ненагруженной (рис. 5 и б)

Пользуясь входной характеристикой схемы, можно отыскать такие параметры ключа, как $I_{вх}^1$ и $I_{вх}^0$ - входные токи логической единицы и нуля, т. е. токи во входной цепи ключа при подаче на его вход напряжения логической единицы $U_{вх}^1$ и нуля $U_{вх}^0$. Примерный вид входных характеристик ТТЛ- и ЭСЛ-ключей и способ оценки параметров $I_{вх}^1$ и $I_{вх}^0$ приводятся на рис. 7 и 8.

При снятии выходной характеристики ключа (рис. 9-12) в его входной цепи создают комбинацию входных сигналов, переводящую исследуемый ключ в состояние логического нуля или логической единицы. Выходную цепь ключа присоединяют к источнику тока и, изменяя нагрузочный ток, регистрируют изменения выходного напряжения. Схемы получения выходных характеристик ключей показаны на рис. 9 и 10 для ТТЛ-ключей и рис. 11 и 12 для ЭСЛ-ключей.

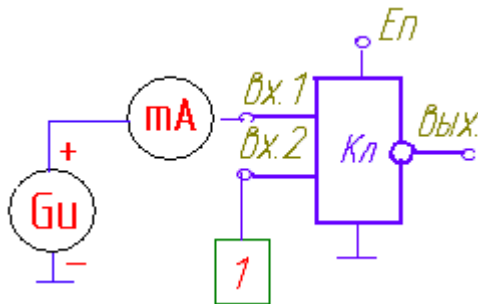


Рис.5 Схема снятия входной характеристики ТТЛ-ключа

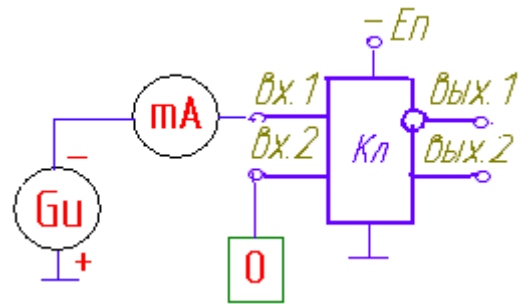


Рис.6 Схема снятия входной характеристики ЭСЛ-ключа

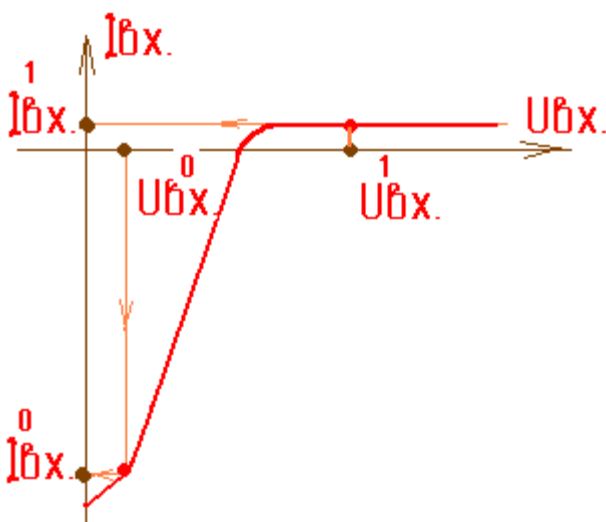


Рис.7 Типичный вид входной характеристики ТТЛ-ключа

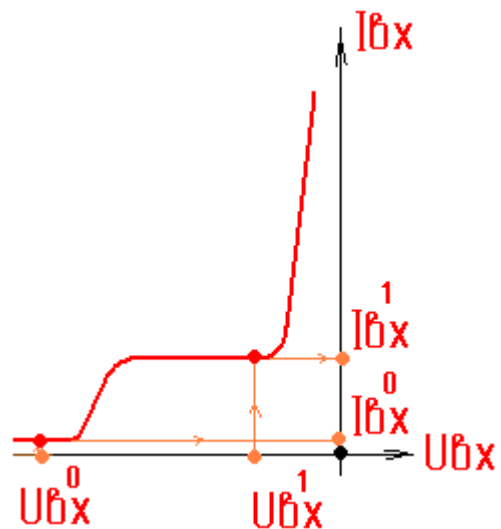


Рис.8 Типичный вид входной характеристики ЭСЛ-ключа

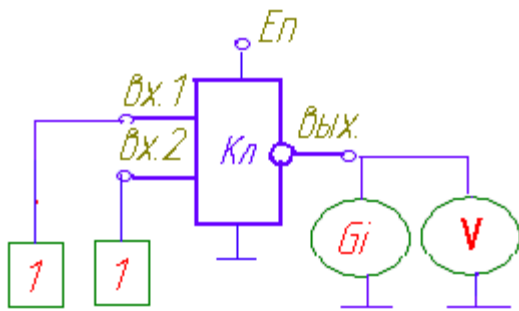


Рис.9 Схема снятия выходной характеристики ТТЛ-ключа в состоянии логического нуля

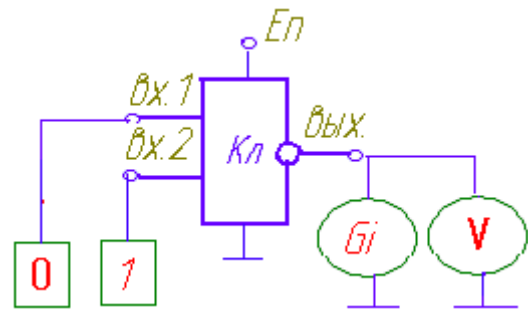


Рис.10 Схема снятия выходной характеристики ТТЛ-ключа в состоянии логической единицы

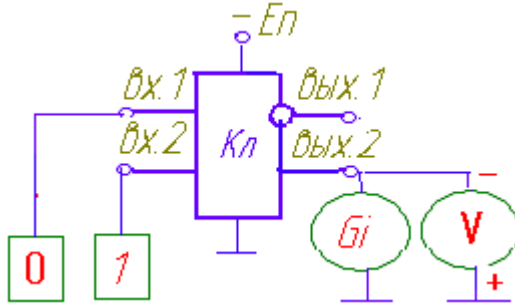


Рис.11 Схема снятия выходной характеристики ЭСЛ-ключа в состоянии логической единицы

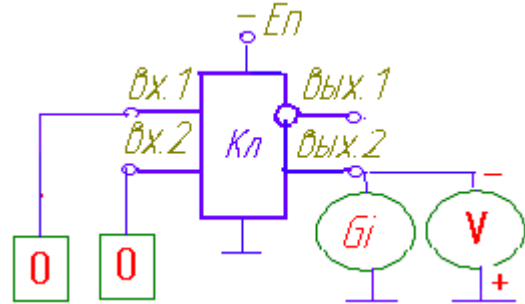


Рис.12 Схема снятия выходной характеристики ЭСЛ-ключа в состоянии логического нуля

Полученные характеристики используются для оценки

$I'_{вых}$ и $I^0_{вых}$ – выходных токов логической единицы и логического нуля. Это токи в выходной цепи ключа, которым соответствует на выходе ключа напряжение логической единицы и логического нуля. Примерный вид выходных характеристик ТТЛ- и ЭСЛ-ключей показан на рис. 13 и 14.

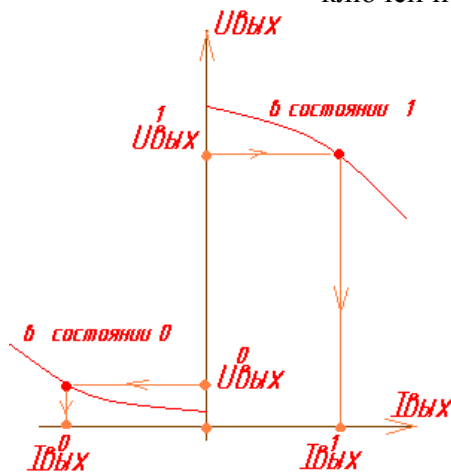


Рис.13 Типичный вид выходных характеристик ТТЛ-ключа при различных логических состояниях на выходе

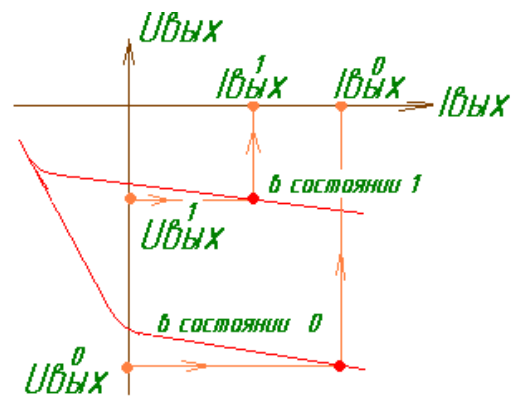


Рис.14 Типичный вид выходных характеристик ЭСЛ-ключа при различных логических состояниях на выходе

Найденные параметры ключа $I'_{вх}$, $I^0_{вх}$, $I'_{вых}$ и $I^0_{вых}$ используются затем для оценки коэффициента разветвления по выходу $K_{раз}$. Этот параметр определяет число единичных нагрузок – аналогичных ключей, которое можно одновременно подключить к выходу ключа; $K_{раз}$ есть меньший из двух коэффициентов разветвления

$$K_{раз} = \min \left\{ \frac{I'_{вх}}{I'_{вых}}, \frac{I^0_{вх}}{I^0_{вых}} \right\}$$

Важно знать, какую мощность потребляет исследуемая схема. Различаются P_{nom}^1 и P_{nom}^0 - соответственно потребляемые схемой мощности в состоянии логической единицы и логического нуля. Они оцениваются через измеряемые в цепях источников питания токи (рис. 15) в соответствующих состояниях ключа $I_{nom.i}^1$ и $I_{nom.i}^0$ напряжения источников питания E_i :



Здесь K – количество источников питания в схеме ключа.

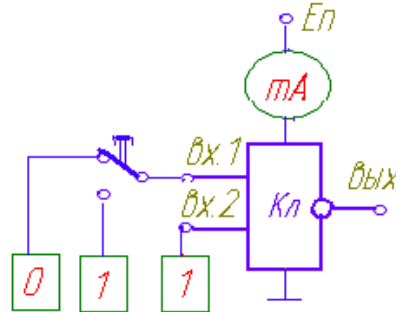


Рис.15 Схема оценки потребляемого ключом тока от источника питания

В качестве параметра ключа используется также и средняя потребляемая мощность от источников питания $P_{ном}$. Динамические свойства ключа (его быстродействие) оцениваются обычно по переходной (амплитудно-временной) характеристике. Для этого (рис. 16) на один вход схемы подают импульсный сигнал (при получении переходной характеристики – это идеальный прямоугольный импульс), все другие входы объединяют и подают на них уровень напряжения, который отключает эти (для ТТЛ-ключа высокий уровень напряжения, а для ЭСЛ-ключа - низкий). На выход схемы присоединяется нагрузка в соответствии с найденным $K_{раз}$. На экране осциллографа, работающего в режиме внешней синхронизации, наблюдают входной и выходной сигналы ключа. Используемые для оценки быстродействия ключа параметры и методика их получения отображены на рис. 17.

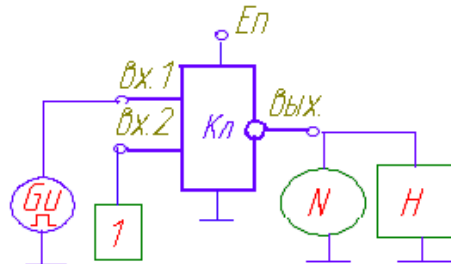


Рис.16 Схема оценки временных параметров ключа

Однако подчас затруднительно поставить этот эксперимент (особенно при высоком быстродействии элемента). Тогда прибегают к упрощенной оценке быстродействия исследуемого ключа, используя при этом параметр $t_{зд.р.ср}$ – среднее время задержки распространения сигнала; как интервал времени оно равно полусумме задержки распространения сигнала при выключении $t'^{1}_{зд.р}$ и включении $t'^{0}_{зд.р}$ ключа. Для оценки $t_{зд.р.ср}$ собирают цепочку из нечетного числа исследуемых инвертирующих схем и закольцовывают её (рис. 18).

В цепи начинают циркулировать перепады напряжения, период следования которых определяется общей задержкой цепи для положительного и отрицательного перепадов напряжения. Присоединяя осциллограф к выходу любого из закольцованных ключей и

оценивая период колебаний в цепи T , вычисляют среднюю задержку распространения сигнала для одного элемента $t_{зд.р.ср.} = 0.5T/n$, где n – число элементов (ключей) в кольце.

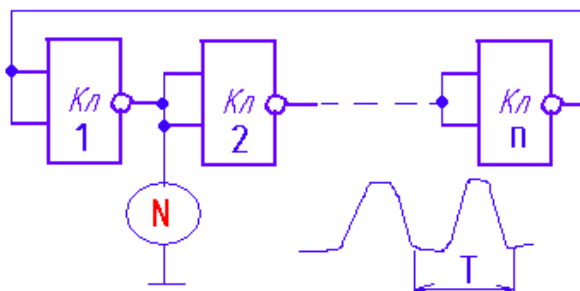


Рис.18 Схема оценки средней задержки распространения сигнала в ключе

Работа № 5. ТРАНЗИСТОРНО-ТРАНЗИСТОРНЫЙ КЛЮЧ

Цель работы – получение и исследование основных электрических характеристик и параметров транзисторно-транзисторного ключа.

Обычно во входной цепи таких ключей применяются многоэмиттерные транзисторы, что позволяет иметь у микросхемы несколько равноценных входов (до восьми) и реализовать на её основе логическую функцию И-НЕ. Закон функционирования элемента с двумя входами x_1 , x_2 и одним инверсным выходом y отображается уравнением $y = \overline{x_1 x_2}$.

По этой причине рассматриваемые ключи называются транзисторно-транзисторными логическими элементами (ТТЛ-элементами). В свою очередь, более сложные логические элементы серии строятся на основе простейших ТТЛ-ключей.

На рис. 19 показана принципиальная схема ТТЛ-ключа с двумя входами. Логическая операция И реализуется с помощью двухэмиттерного транзистора $VT1$ и резистора $R1$, а операция НЕ – на оставшихся транзисторах $VT2$ - $VT5$, диоде $VD1$ и резисторах $R2$... $R5$, на которых построен сложный инвертор.

Рассмотрим *особенности работы такого ключа. Если хотя бы на одном из входов схемы имеется низкий уровень напряжения (логический ноль), то соответствующий эмиттерный переход многоэмиттерного транзистора $VT1$ откроется. Поскольку в этой ситуации втекающий в коллектор транзистора $VT1$ ток ограничен на уровне $I_{к0}$ транзистора $VT2$, то многоэмиттерный транзистор $VT1$ насыщается и его остаточное напряжение $U_{к.э.н1}$*

составляет при этом не более 0,3В. Потенциал базы $VT2$, равный $U_{вх} + U_{к.э.н1}$, недостаточен для открывания двух последовательно включенных эмиттерных переходов транзисторов $VT2$ и $VT5$, а вместе с ними заперт и транзистор $VT3$.

В свою очередь, транзистор $VT4$ и диод $VD1$ открыты за счет подключения базы $VT4$ через резистор $R2$ к положительному полюсу источника питания. При этом на выходе схемы возникает высокий уровень напряжения $V_{вых} = E_n - I_{б4}R2 - U_{бэ4} - U_{ак1}$, достигающий значения 3,6...4,2 В (на открытом эмиттерном переходе транзистора падает напряжение от 0,65 до 0,75 В, а ток в цепи базы $VT4$ незначителен).

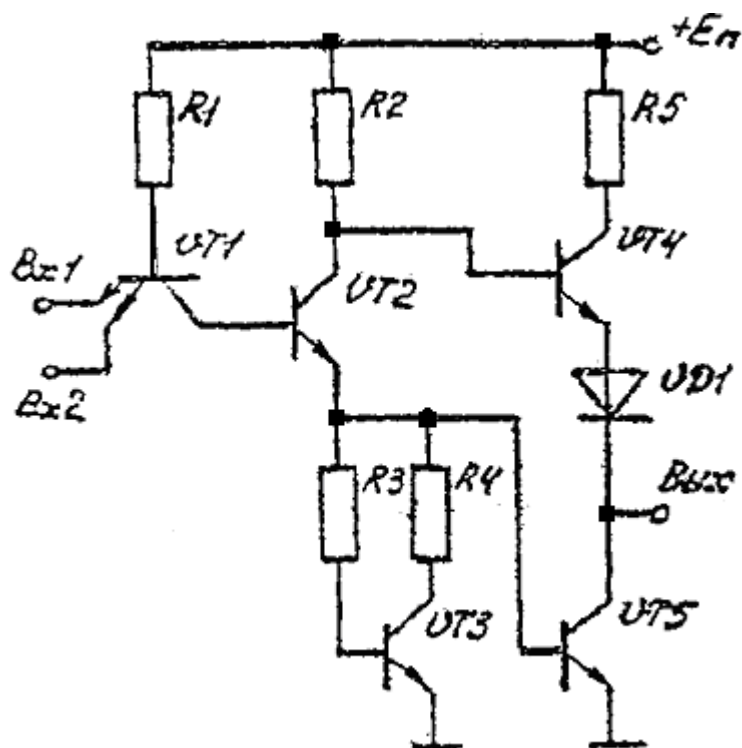


Рис. 19. Принципиальная электрическая схема ТТЛ-ключа.

Если на всех входах ключа одновременно присутствует высокий уровень напряжения (логическая единица), то эмиттерные переходы транзистора VT_1 заперты, его коллекторный переход отпирается и связывает последовательно включенные эмиттерные переходы транзисторов VT_2 и VT_5 через резистор R_1 с источником питания схемы. В результате этого транзисторы VT_2 и VT_5 отпираются до насыщения и выходное напряжение, равное $U_{к.э.5}$, падает до нескольких десятых долей вольта (имеем низкий уровень напряжения на выходе схемы, соответствующий логическому нулю). Понижению уровня выходного напряжения способствует запирающее действие транзистора VT_4 и диода VD_1 , возникающее вследствие недостаточной разности потенциалов между базой VT_4 и коллектором VT_5 . Эта разность потенциалов образуется из $U_{к.э.н2} \sim 0.3В$ и $U_{б.к.н5} \sim 0.7В$, т.е. приблизительно $1,0В$, что недостаточно для отпирающего действия последовательно соединенных эмиттерного перехода транзистора VT_4 и диода VD_1 . Цепочка из VT_3 , R_3 и R_4 препятствует глубокому насыщению транзистора VT_5 после его отпирающего действия за счет отбора части базового тока VT_5 . Кроме того, транзистор VT_3 при выключении транзистора VT_5 , оставаясь дольше него в насыщении, обеспечивает быстрое удаление избыточного заряда неосновных носителей из области базы. В схеме ТТЛ-ключа каскад на транзисторе VT_2 – фазорасщепляющий усилитель, который обеспечивает получение парафазного сигнала для управления транзисторами VT_4 и VT_5 . Одновременно с этим эмиттерный переход транзистора VT_2 выполняет роль “диода” смещения, увеличивая порог переключения схемы и повышая её помехоустойчивость.

Резистор R_5 ограничивает ток в цепи транзисторов VT_4 , VT_5 и диода VD_1 при выключении схемы, когда транзистор VT_5 ещё не вышел из насыщения, а транзистор VT_4 уже открылся.

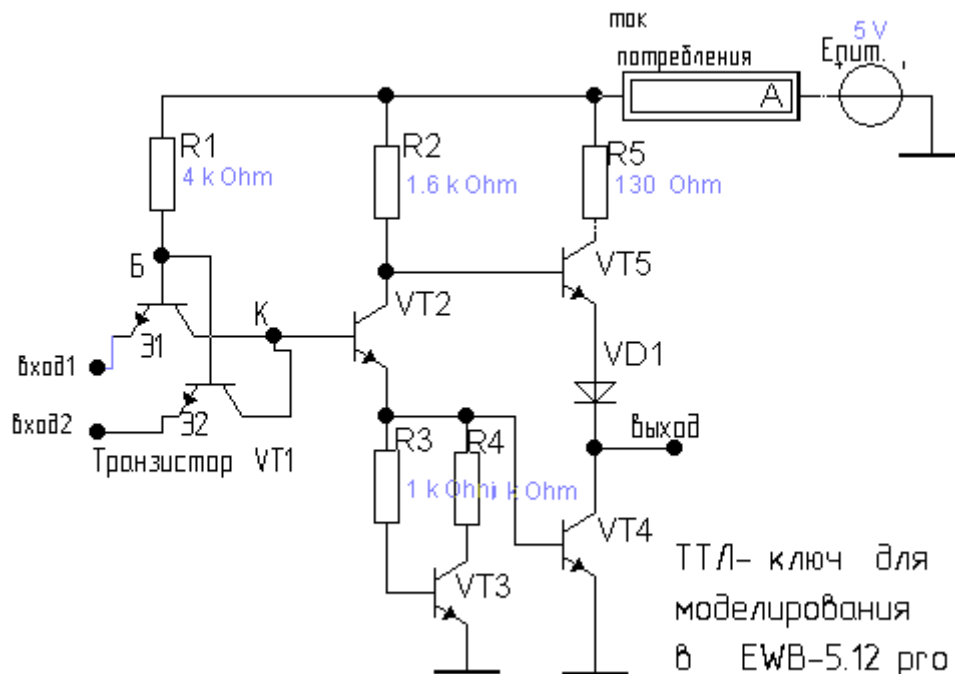
При включении ключа коллекторный ток транзистора VT_5 обеспечивает быстрый разряд емкости в выходной цепи ключа, благодаря чему отрицательный перепад напряжения на выходе имеет малую длительность. При выключении ключа транзистор VT_5 запирается, а VT_4 отпирается и работает в активном режиме. Эмиттерный ток транзистора VT_4 обеспечивает быстрый заряд емкостей на выходе схемы, благодаря чему положительный перепад напряжения на выходе получается коротким. Таким

образом, сложный выходной каскад обеспечивает малое время срабатывания ключа даже при значительных емкостных нагрузках.

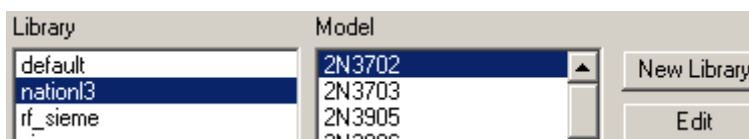
Задание

1. Снять передаточную характеристику ТТЛ-ключа. Определить уровни выходного сигнала $U^{1_{вых}}$ и $U^{0_{вых}}$, пороговые напряжения $U^{1_{ex.пор}}$ и $U^{0_{ex.пор}}$. Оценит логический перепад ТТЛ-ключа и его статическую помехоустойчивость.
2. Снять входную характеристику ТТЛ-ключа и определить токи $I^{1_{ex}}$ и $I^{0_{ex}}$.
3. Снять выходные характеристики ТТЛ-ключа во включенном и выключенном состояниях. Определить нагрузочную способность исследуемого ключа в состояниях логической единицы $I^{1_{вых}}$ и нуля $I^{0_{вых}}$.
4. Определить коэффициент разветвления по выходу в каждом из логических состояний.
5. Измерить потребляемую схемой мощность в состояниях логической единицы и нуля и оценить среднюю потребляемую ТТЛ-ключом мощность.
6. Экспериментально определить среднюю задержку распространения сигнала в ТТЛ-ключе.
7. Дать заключение о свойствах исследуемого объекта, сопоставив его параметры с аналогичными у других ключей.

МОДЕЛИРОВАНИЕ СХЕМ ДЛЯ ИССЛЕДОВАНИЯ ТТЛ-КЛЮЧА В EWB -5.12 pro.



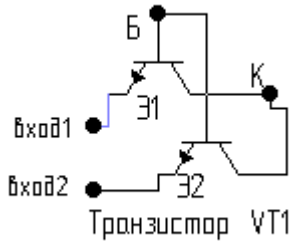
ТТЛ-ключ для моделирования в EWB-5.12 pro



Схему начинают создавать с транзистора, щелкнув мышкой по транзистору, выбираем любой реальный


транзистор из библиотеки, входят в режим редактирования Edit и в соответствии со справочными данными изменяют параметры, далее кнопку Rename, ОК-транзистор готов.

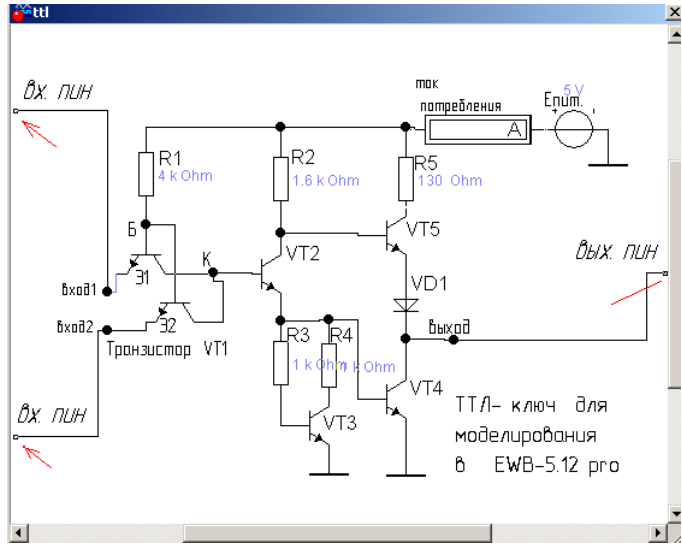
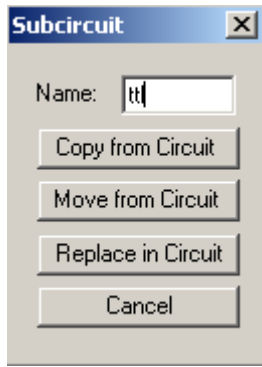
В библиотеке EWB -5.12 pro. многоэмиттерного транзистора нет, его создают из нескольких n-p-n транзисторов, объединяя их базы и коллекторы. (см. рис.)



Создав схему ТТЛ ключа, выделяем её. Далее нажи-




маем кнопку , в Subcircuit пишем название схемы, затем выбираем Copy from Circuit (см. рис.) – вся схема ограничилась рамкой. Следующий шаг – создаем входные и выходные контакты, от края схемы протягиваем линию до границы рамки- появился « пин », закрываем рамку.

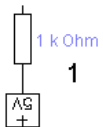



Тот модуль, который был создан, будет храниться в нижней строке




меню в квадрате  Нажав на  и выдвинув  на

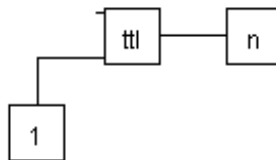
рабочий стол мы получим модуль ТТЛ-ключа . (Исходную схему, которая осталась на рабочем столе –можно удалить) Если дважды щелкнуть мышкой по модулю –можно войти в режим редактирования схемы. Таким образом, можно создавать свою библиотеку схем, не нагромождать рабочий стол и проводить эксперименты на уровне функциональных или структурных схем.

Для данной работы потребуется создать еще несколько модулей : уровень



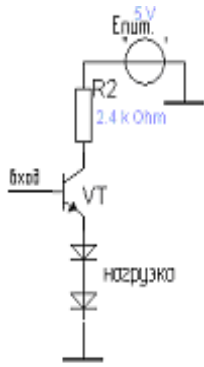
логического нуля, логической единицы и нагрузки . Во всех экспериментах будет использоваться следующая структурная схема:

На один из входов ТТЛ всегда подается уровень логической логической единицы, к выходу нагрузка,  подключена  меняем состояние только на втором  входе, в



зависимости от поставленной задачи .

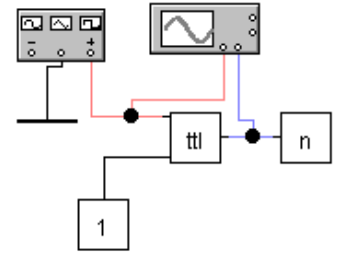
Для построения **передаточной характеристики** используют схему (рис.)



На генераторе устанавливают пилообразные импульсы $F=1\text{ kHz}$, скважностью 30% , по осциллограммам на входе и выходе строят зависимость $U_{\text{вых}}=F(U_{\text{вх}})$.

Эту зависимость можно получить значительно

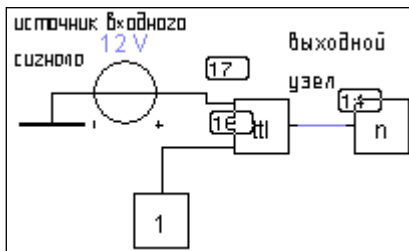
быстрее ,если использовать анализ **DC Sweep**.



В этом анализе задается диапазон изменения

амплитуды входного сигнала, шаг и № узла на выходе схемы .

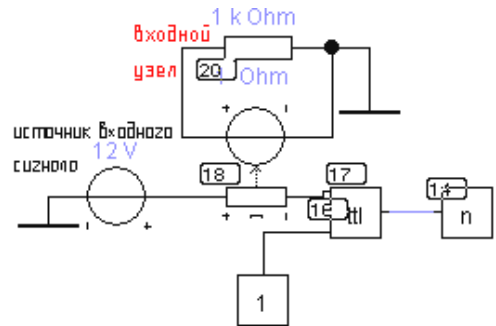
Для построения **входной характеристики** ТТЛ-ключа будет использоваться эта же схема с добавлением источника напряжения, управляемого током



Аналогично в этом анализе задается диапазон

изменения

амплитуды входного сигнала, шаг и входной узел.

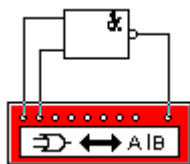


Выходная характеристика ТТЛ-ключа состоит из двух ветвей. В зависимости от положения кнопки в анализе **DC Sweep** задают диапазон

изменения источника выходного напряжения $U_{\text{вых}}=0-0.1$ с шагом $=0.01$, (либо $U_{\text{вых}}=2-5$ с шагом $=0.1$) и номер выходного узла.

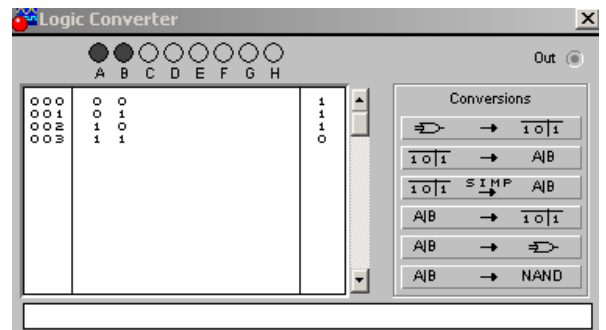
В этой же схеме по амперметру, который находится внутри модуля, определяют

I потребления в состоянии нуля и в состоянии единицы. Умножив на 5 вольт, получают **потребляемую мощность**.



Соединив входы ТТЛ-ключа со входами **логического конвертора**, выход ТТЛ-ключа с выходом прибора можно получить таблицу истинности ТТЛ-ключа.

С помощью этого прибора, задав в нижнем

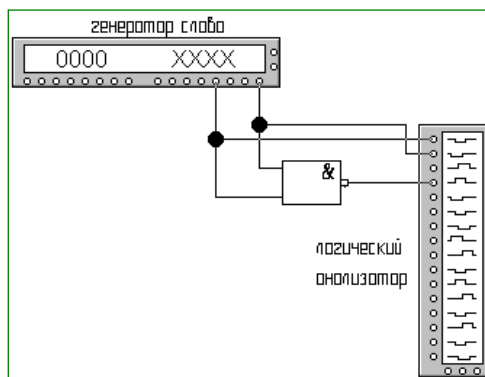


окне функцию алгебра-логики ,можно получить принципиальную схему в базисе И-НЕ и ИЛИ,

а также можно перевести схему из одного базиса в другой и сделать минимизацию схемы.

Следующие два прибора-удобные для исследования цифровых схем –

генератор слова, с помощью которого можно задавать любую числовую последовательность,бинарный код, можно исследовать схему в пошаговом режиме и циклическом.



Подготовим приборы к работе:у генератора

нажмем кнопку Pattern поставим точку напротив Up counter –в левом столбце появился готовый код ,зададим частоту F=500 kHz

выбираем Cycle-циклический режим.

Другой прибор- **логический анализатор**.

Этот прибор представляет собой 16-

канальный осциллограф ,предназначенный для работы только с цифровыми сигналами.Нажмем левую кнопку Set.Установим частоту работы анализатора –минимум в 2 раза больше, чем частота генератора.Впоследующих окнах добавим несколько нулей-

увеличим время анализа и скорректируем амплитуду. Когда приборы готовы-включаем питание.Чтобы остановить изображение нажимаем –Resume.

